

PAT-NO: JP401077101A

DOCUMENT-IDENTIFIER: JP 01077101 A

TITLE: THERMISTOR

PUBN-DATE: March 23, 1989

INVENTOR-INFORMATION:

NAME

YAMAOKA, HIROSHI

IWATANI, SHOICHI

MASUJIMA, MASARU

INT-CL (IPC): H01C007/04

US-CL-CURRENT: 338/22R

ABSTRACT:

PURPOSE: To make it possible to charge a thermistor smoothly in a cylindrical magazine as well as to obtain the thermistors which are not electrically conductive when they are arranged in a contacted state with each other by a method wherein, in a structure in which an electrode is provided at both end parts of a semiconductor porcelain substrate, cut-away parts are provided in such a manner that it is positioned inside the edge of the substrate.

CONSTITUTION: Cut-away parts a&sim;d are provided at the four corners on both ends in longitudinal direction of a semiconductor porcelain substrate 1. When end part electrodes 4 and 5 are formed respectively on the parts, the width of which is narrowed by the cut-away parts, both end parts 41, 42, 51 and 52 in the direction of width of the end part electrodes 4 and 5 are surely positioned inside of both end parts 101 and 102 in width direction of the semiconductor porcelain substrate 1. As a result, thermistors can be changed smoothly in the cylindrical magazine of an automatic charging machine without being caught by anything. Also, even when a plurality of thermistors are arranged in the direction of width in such a manner that both edges 101 and 102 of the semiconductor porcelain substrate are contacted with each other, the end-part electrodes 4-4, 5-5 and the electrodes 2-2, 3-3 formed on both sides form an electrically different circuit between the thermistors.

COPYRIGHT: (C)1989,JPO&Japio

----- KWIC -----

Current US Cross Reference Classification - CCXR (1):  
338/22R

⑫ 公開特許公報 (A) 昭64-77101

⑤Int.Cl.<sup>4</sup>

H 01 C 7/04

識別記号

庁内整理番号

7048-5E

④公開 昭和64年(1989)3月23日

審査請求 有 発明の数 1 (全4頁)

⑤発明の名称      サーミスタ

②特 願 昭63-7251

②出 願 昭54(1979).5月30日

⑥2特 願 昭54-67182の分割

⑦発 明 者 山 岡 宏 東京都中央区日本橋1丁目13番1号 ティーディーケイ株式会社内

⑦発 明 者 岩 谷 昭 一 東京都中央区日本橋1丁目13番1号 ティーディーケイ株式会社内

⑦発 明 者 増 島 勝 東京都中央区日本橋1丁目13番1号 ティーディーケー株  
式会社内

⑦出 願 人 ティーディーケイ株式 東京都中央区日本橋1丁目13番1号  
会社

⑦代理人 弁理士 阿部 美次郎

明 細 查

## 1. 発明の名称

サ一ミスタ

## 2. 特許請求の範囲

負の抵抗温度特性を有する平板状の半導体磁器——特性の安定した、熱応答性の優れた小形のサーミスタとしてチップ形サーミスタが注目をあびている。以下実装面から説明する。

図1は、前記半導体磁器のチップ形サーミスタは、小形であり、平面の導体的的性質と電極をそれぞれ形成すると共に、前記半導体磁器に電気接点によるボンディングが可能で高密度実装化の要となる。基板の板厚方向の両面に、幅方向の両端縁が前記サーミスタに合うように、基板に直接実装するため、基板の幅方向の両端縁より内側に位置し、温度を正確に感知できること、さらに外形が統一するように電極をそれぞれ設け、これらの電極の間に流されていくブリッジ基板等に実装する際、自動装置により容易に組立可能である等々の優れた特長があり、各種電子機器の回路に使用させ、前記電極を保護層で覆ったサーミスタでは、超小型ラジオ用、テレビ用（特にビデオ）等の半導体磁器基板の幅方向の両端縁との間及び長さ方向の高密度実装化に伴い、使用量が增大する一方であり、これを克服する向の両端部と前記端部電極との間に、それぞれ、

ギャップが生じるように被着させたことを特徴とする半導体磁器製のチップ形サーミスタの製造方法を示す一例を、Ntc、Cof、Mn<sub>2</sub>O<sub>3</sub>、Fe<sub>2</sub>O<sub>3</sub>、Co<sub>2</sub>O<sub>3</sub>より成る組成物を用いて

に位置するの一例を示し、その名は、 $\text{C}_{10}\text{H}_{16}\text{O}_4$ 、 $\text{Mn}$ 、 $\text{Fe}$ 、 $\text{Ca}$ より成ると推定

る厚さ50～1000 $\mu$ 程度の半導体磁器基板1の両面に電極2、3を形成し、該電極2、3の一端に、半導体磁器基板1の両端部に形成した端部電極4、5をそれぞれ導通接続させると共に、電極2、3の表面にガラス層または合成樹脂より成る保護層6をコートして露出する電極2、3の絶縁性、半田付けフラックス洗浄用薬品に対する耐薬品性を確保してある。

なおこの例では、電極2をトリミング電極とし、該電極2の一部をサンドブラスト、ダイヤモンドカッタまたはレーザ光線などを使用して削除することにより抵抗値調整を行なうタイプのものを示しているが、チップ形サーミスタとしては、このようなタイプのほか、下リミングしない単板形もしくは積層形のもの、または電極2、3の一方をサーミスタ磁器1の内部に埋設して内部電極としたものも存在する。

しかしながら、従来のチップ形サーミスタは、半導体磁器基板1を略矩形平板状とし、その両端部に端部電極4、5を付与する構造となっていた

ため、端部電極4、5の幅方向の両端が半導体磁器基板1の幅方向の両端より突出する構造となっていた。このため、当該サーミスタを自動装着機の筒形マガジン内に順次積重ねて収納しようとした場合、端部電極4、5の幅方向の両突出部で引っ掛かりを生じ、円滑に装填できなくなり、自動装着機に対応できないという問題点があった。

また、端部電極4、5の幅方向の両端が半導体磁器基板1の幅方向の両端から外部に突出しているため、多数個のサーミスタを並べた場合、サーミスタ相互が端部電極4、5の幅方向の両端で互いに接触して電氣的に導通してしまふ。このため、特性測定作業、及び、特性測定後に特性を合わせるために行なう電極トリミング作業を、サーミスタ毎に行なわなければならない作業に長時間を要するという問題点があった。多数のサーミスタをまとめて、特性測定作業及び電極トリミング作業を行なう場合には、各サーミスタ間に絶縁物を介在させる必要があり、特性測定作業及び電極トリミング作業が面倒である。

また、複数のサーミスタを回路基板上に並べて実装する場合にも、サーミスタ間に絶縁バリアを形成する必要がある、実装密度を低下させてしまふという問題点があった。

そこで本発明は、自動装着機の筒形マガジン内に引っ掛かりを生じることなく円滑に装填でき、しかも互いに接触するように並べても、電氣的に互いに別回路を構成でき、従って、特性測定作業及び電極トリミング作業が容易で、高密度実装化が可能なサーミスタを提供することを目的とする。

上記目的を達成するため、本発明に係るサーミスタは、負の抵抗温度特性を有する平板状の半導体磁器基板の長さ方向の両端の4隅部に、前記半導体磁器基板を長さ方向に向って狭幅にする欠落部を設け、前記欠落部によって狭幅とされた部分に端部電極をそれぞれ形成すると共に、前記半導体磁器基板の板厚方向の両面に、幅方向の両端縁が前記半導体磁器基板の幅方向の両端縁より内側に位置するように電極をそれぞれ設け、これらの電極の相反する一端部を前記端部電極に各別に導

通接続させ、前記電極を保護層で覆ったサーミスタであつて、前記保護層は、幅方向の両端縁と前記半導体磁器基板の幅方向の両端縁との間及び長さ方向の両端部と前記端部電極との間に、それぞれギャップが生じるように被着させたことを特徴とする。

以下実施例たる添付図面を参照し、本発明の内容を具体的に詳説する。

第2図は本発明に係るサーミスタの平面図、

第3図は第2図X-X線における断面図であつて、負の抵抗温度特性を有する平板状の半導体磁器基板1の長さ方向の両端の4隅部に、半導体磁器基板1を長さ方向に向って狭幅にする欠落部(イ)～(ロ)を設け、欠落部(イ)～(ロ)に端部電極4、5をそれぞれ形成すると共に、半導体磁器基板1の板厚方向の両面に、幅方向の両端縁が半導体磁器基板1の幅方向の両端縁より内側に位置するように電極2、3をそれぞれ設け、これらの電極2、3の相反する一端部を前記端部電極に各別に導

端部を端部電極 4、5 に各別に導通接続させてある。

6 は電極 2、3 を覆うように被着されたガラスまたは合成樹脂より成る保護層である。保護層 6 のそれぞれは、幅方向の両端縁と半導体磁器基板 1 の幅方向の両端縁との間にギャップが生じ、長さ方向の両端部と端部電極 4、5 との間にギャップが生じるように、半導体磁器基板 1 よりも小さい面積で形成してある。

上述のように、半導体磁器基板 1 の長さ方向の両端の 4 隅部に、半導体磁器基板 1 を長さ方向に向って狭幅にする欠落部 (イ) ~ (ニ) を設け、欠落部 (イ) ~ (ニ) によって狭幅とされた部分に端部電極 4、5 をそれぞれ形成すると、端部電極 4、5 の幅方向の両端部 (41、42)、(51、52) が、必ず、半導体磁器基板 1 の幅方向の両端縁 101、102 より内側に位置するようになる。このため、自動装着機の筒形マガジン内に、引掛りを生じることなく円滑に装填できるようになる。

する合成樹脂やガラスペーストが半導体磁器基板 1 の幅方向の両側面に流出付着することがない。このため、幅方向の寸法が半導体磁器基板 1 の寸法によって定まるようになり、自動装着機の筒形マガジン内に、引掛りを生じることなく円滑に装填できる。

保護層 6 は、長さ方向の両端部と端部電極 4、5 との間にもギャップが生じるように形成してあるから、長さ方向の両端部でも、保護層 6 の付着による寸法変動を防止できる。また、保護層 6 の長さ方向の両端部と端部電極 4、5 との間にギャップを設けたことにより、保護層 6 が端部電極 4、5 の半田付けの障害となるのを回避できる。

以上述べたように、本発明に係るサーミスタによれば、次のような効果が得られる。

(a) 半導体磁器基板の長さ方向の両端の 4 隅部に、半導体磁器基板を長さ方向に向って狭幅にする欠落部を設け、欠落部によって狭幅とされた部分に端部電極をそれぞれ形成してあるので、端部

また、複数個のサーミスタを、半導体磁器基板 1 の両端縁 101、102 が互いに接触するように幅方向に並べても、端部電極 4-4、5-5 及び両面に形成された電極 2-2、3-3 が、サーミスタ相互間で電氣的に互いに別回路となるので、サーミスタを幅方向に並べた状態で特性測定作業及び電極トリミング作業を行なうことが可能になり、特性測定作業及び電極トリミング作業が容易になる。

更に、回路基板に実装する場合、複数個のサーミスタを幅方向に接触する状態で実装できるので、高密度実装化が可能である。回路基板上の他の電子回路部品との間でも、電気絶縁を確保する上に有利である。

電極 2、3 は保護層 6 によって覆ってあるので、電極 2、3 の耐湿性、耐酸化性及び電気絶縁性が向上する。しかも保護層 6 のそれぞれは、幅方向の両端縁と半導体磁器基板 1 の幅方向の両端縁との間にギャップが生じるように形成してあるので、保護層 6 の印刷塗布時等に、保護層を構成

電極の幅方向の両端部が、必ず、半導体磁器基板の幅方向の両端縁より内側に位置するようになる。このため、自動装着機の筒形マガジン内に、引掛りを生じることなく円滑に装填し得るチップ形サーミスタを提供できる。

(b) 複数個のサーミスタを、半導体磁器基板の両端縁が互いに接触するようにして、幅方向に並べても、端部電極及び両面に形成された電極が、サーミスタ相互間で電氣的に互いに別回路となり、サーミスタを幅方向に並べた状態で特性測定作業及び電極トリミング作業を行なうことが可能である。このため、特性測定作業及び電極トリミング作業の容易なチップ形サーミスタを提供できる。

(c) 回路基板に実装する場合、複数個のサーミスタを幅方向に接触する状態で実装でき、高密度実装化に対応し得るチップ形サーミスタを提供できる。回路基板上の他の電子回路部品との間でも、電気絶縁を確保する上に有利なチップ形サーミスタを提供できる。

(e) 電極を保護層で覆ったから、耐湿性、耐酸化性及び電気絶縁性に優れたサーミスタを提供できる。

(f) 保護層は、幅方向の両端縁と前記半導体磁器基板の幅方向の両端縁との間及び長さ方向の両端部と前記端部電極との間に、それぞれギャップが生じるように被着させたから、保護層を構成する合成樹脂やガラスペーストが半導体磁器基板1の幅方向の両側面に流出付着することがない。このため、外形寸法が主として半導体磁器基板の寸法によって定まり、自動装着機の筒形マガジン内に、引掛りを生じることなく円滑に装填し得るサーミスタを提供できる。

(g) 保護層は、長さ方向の両端部と端部電極との間にもギャップが生じるように形成したから、保護層が端部電極の半田付けの障害となることがなく、端部電極を確実に半田付けし得るサーミスタを提供できる。

4. 図面の簡単な説明

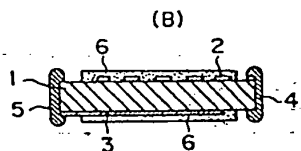
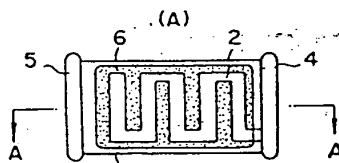
第1図(A)、(B)はチップ形サーミスタの一例における平面図および断面図、第2図は本発明に係るサーミスタの平面図、第3図は第2図X-X線上における断面図である。

1・・・半導体磁器基板  
2、3・・・電極  
4、5・・・端部電極  
(イ)～(ヘ)・・・欠落部

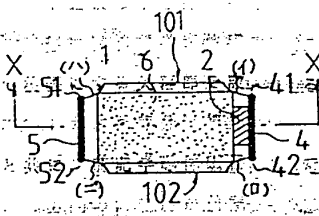
特許出願人 ティーディーケー株式会社

代理人 弁理士 阿部英次郎

第1図



第2図



第3図

